

Приведены краткие указания по выполнению лабораторных работ практикума по радиоэлектронике из раздела цифровых схем. Подробные описания лабораторных работ приведены в учебном пособии "Практикум по радиоэлектронике".

Необходимые приборы для выполнения заданий

1. Источник питания.
2. Генератор импульсов.
3. Осциллограф.
4. Цифровой вольтамперометр.
5. Измеритель емкостей конденсаторов.

Краткое описание работы приборов дано на стр. 203 – 205 учебного пособия "Практикум по радиоэлектронике".

Лабораторная работа 6. Логические элементы

Логическими элементами называются электронные схемы, реализующие элементарные функции алгебры логики.

Изучаются характеристики универсального логического элемента "2И–НЕ" (передаточная функция, время задержки переключения) на примере микросхемы (МС) К155ЛА3.

Микросхема содержит четыре идентичных элемента, выполняющих в положительной логике операции "2И–НЕ". Элементы имеют общее питание, но изолированы друг от друга по цепям входа и выхода.

Нумерация выводов и условное обозначение микросхемы даны на рис. 6.1.

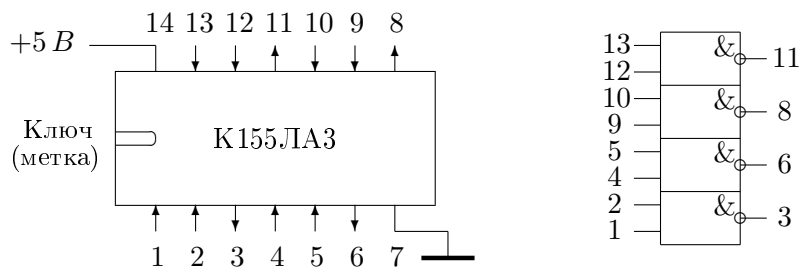


Рис. 6.1

В отрицательной логике (логической "1" соответствует низкий потенциал) элемент "2И–НЕ" выполняет функцию "2И.ЛИ–НЕ".

Практическая часть

Микросхема установлена на печатной плате. Напряжение питания $E_{\text{п}} = +5\text{В} \pm 10\%$ подается между выводами 14 ("плюс") и 7 ("минус").

Внимание! При подаче напряжения питания выше +7 В микросхемы этой серии выходят из строя!

В цепь питания микросхемы введен защитный диод. Для уменьшения помех при измерениях рекомендуется включить между выводом 14 и землей конденсатор с емкостью порядка 50 нФ.

1. Изучение логической функции, реализуемой элементами микросхемы К155ЛА3

Проверьте, что каждый из 4 элементов работает в соответствии с логикой "И-НЕ". Подавая на входы ЛЭ логические "0" и "1", наблюдайте состояние на выходе ЛЭ с помощью осциллографа с открытым Y -входом или универсального вольтметра. Логической "1" на выходе соответствует потенциал $\geq 2,4\text{ В}$, а логическому "0" – потенциал $\leq 0,4\text{ В}$. Для получения логического "0" на входе можно соединить вход с нулевым проводом ("землей"). Если оба входа разомкнуты, то входные "плавающие" потенциалы соответствуют логической "1".

2. Определение порога переключения ЛЭ

Соберите схему, приведенную на рис. 6.2, используя один из элементов МС. На вход X_1 подается регулируемое напряжение с потенциометра $R_1 \simeq 3 \div 5\text{ кОм}$. На вход X_2 подается высокий потенциал от источника питания через ограничительный резистор $R \simeq 1\text{ кОм}$.

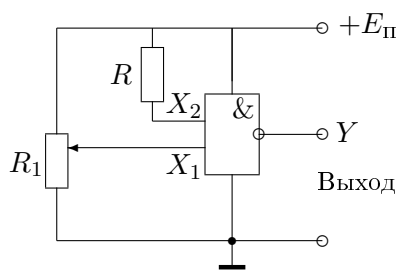


Рис. 6.2.

Задание

Снимите зависимость выходного напряжения от входного (передающую характеристику элемента). По графику определите пороговую величину входного напряжения, при котором элемент переходит из закрытого состояния (на выходе "1") в открытое (на выходе "0").

3. Определение пороговой величины сопротивления на входе ЛЭ

В ряде схем вход ЛЭ соединяют с "землей" через резистор R , (рис. 6.3), с тем чтобы при отсутствии внешнего сигнала на входе устанавливался логический "0". Однако сопротивление этого резистора не может быть выбрано произвольно, т.к. при логическом "0" на входе через него протекает большой ток, и при значительном сопротивлении

R падение напряжения на нем может оказаться выше порогового.

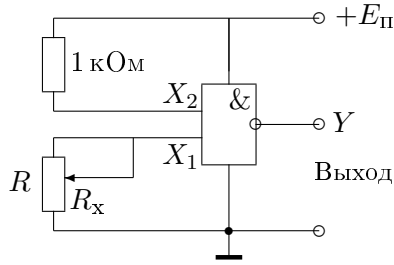


Рис. 6.3.

Задание

Соберите схему, приведенную на рис. 6.3. Меняя величину R_x , наблюдайте переход элемента из закрытого состояния в открытое. Установите значение R_x , при котором логический элемент еще остается закрытым (на выходе Y логическая "1"). Отпаяйте потенциометр и измерьте эту величину R_x .

4. Определение среднего времени задержки переключения $\tau_{зд}$ элемента "2И – НЕ"

Соедините последовательно 4 элемента "2И–НЕ", при этом один из входов каждого элемента остается свободным (рис. 6.4). Подайте на вход первого элемента импульс с длительностью $1 \div 5$ мкс и амплитудой, обеспечивающей на входе логическую "1".

Внимание!

Амплитуда входного импульса не должна быть больше 5 В, поэтому для защиты микросхемы подавайте импульс на вход элемента через выносной делитель в положении 1 : 10 !

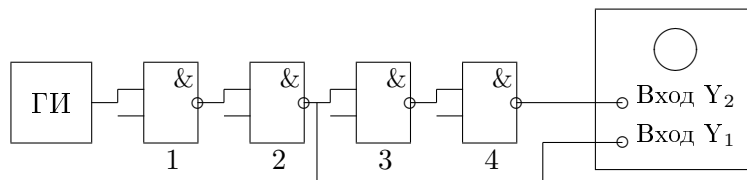


Рис. 6.4. Схема определения времени переключения ЛЭ

Определите полярность и амплитуду импульса на выходе каждого элемента. Измерьте время задержки Δt переднего фронта сигнала на выходах элементов 2 и 4 примерно на уровне 0,5 от амплитудного значения сигнала. Среднее время задержки переключения одного элемента $\tau_{зд} = 0,5\Delta t$.

Эти измерения удобно проводить на двухлучевом осциллографе. При работе с однолучевым осциллографом нужно использовать режим внешней синхронизации развертки осциллографа выходным сигналом генератора импульсов.

5. Конструирование с помощью элемента "2И–НЕ" других логических элементов

Используя элементы "2И–НЕ", сконструируйте элементы "НЕ", "ИЛИ" и "ИСКЛЮЧАЮЩЕЕ ИЛИ" на основе их таблиц истинности.

Соберите эти схемы и убедитесь, что они действительно реализуют требуемые функции.

Лабораторная работа 7. Триггеры

Триггеры – устройства, с помощью которых можно записывать, хранить и считывать информацию. Двоичные триггеры имеют два устойчивых состояния, которым приписываются значения "0" и "1". Под воздействием управляющих сигналов триггеры скачкообразно переходят из одного состояния в другое.

В практикуме изучаются принципы работы основных типов двоичных триггеров на ЛЭ.

1. Асинхронный RS -триггер

Асинхронный RS -триггер имеет два информационных входа S и R и два выхода Q и \bar{Q} . Триггер управляется уровнями напряжения. Когда на входе S – логическая "1", а на R – логический "0", на выходе Q – "1", и наоборот.

В практикуме изучается RS -триггер на элементах "2И-НЕ". Такой триггер фактически работает в отрицательной логике. Однако для единообразия работу такого триггера часто рассматривают в положительной логике, при этом входы обозначают как инверсные \bar{S} и \bar{R} (триггер с инверсным управлением), подчеркивая, что триггер устанавливается в единичное состояние ($Q = "1"$, $\bar{Q} = "0"$), когда на \bar{S} – "0" в положительной логике.

Если на обоих входах установлены логические "1" ($\bar{R} = \bar{S} = "1"$), триггер сохраняет состояние, в котором он оказался под действием предыдущих команд (режим "хранения").

Комбинация $\bar{S} = \bar{R} = "0"$ запрещена, так как в этом случае на \bar{Q} и Q устанавливаются логические "1" и триггер теряет информацию.

Условное обозначение и принципиальная схема RS -триггера на ЛЭ "2И-НЕ" приведены на рис. 7.1.

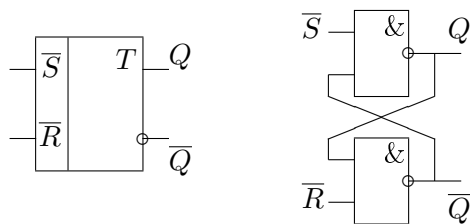


Рис. 7.1. RS -триггер на ЛЭ "2И-НЕ"

Для надежного срабатывания RS -триггера длительность входных сигналов должна быть больше 2τ ЛЭ.

Задание

Соберите схему RS -триггера согласно рис. 7.1 и проверьте его работу. Составьте таблицу истинности.

2. Синхронный RS -триггер

Синхронный RS -триггер имеет два информационных (S и R) и один дополнительный тактовый (C) входы.

При подаче на вход C логической "1" синхронный триггер переключается в соответствии со значениями сигналов на S - и R -входах: если $S="1"$, $R="0"$, то $Q="1"$; если же $S="0"$, $R="1"$, то $Q="0"$.

Если подать на вход C логический "0", то состояние триггера не будет меняться, как бы ни менялись сигналы на входах S и R .

Полная схема работает в положительной логике, поэтому запрещенной комбинацией будет $S = R = C = "1"$.

Минимальная длительность входных сигналов должна быть больше $3\tau_{зд}$, так как в этом случае к задержке, вносимой элементами собственно триггера, добавляется задержка на одном из управляющих элементов.

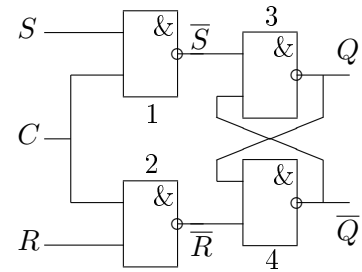


Рис. 7.2.

Задание

Соберите схему согласно рис. 7.2. Составьте ее таблицу истинности и убедитесь, что состояние, установленное при $C="1"$, не изменится после установки на входе C логического нуля.

3. Синхронный D -триггер

D -триггер или триггер задержки имеет один информационный вход D и тактовый вход C , (условное обозначение и принципиальная схема – на рис. 7.3).

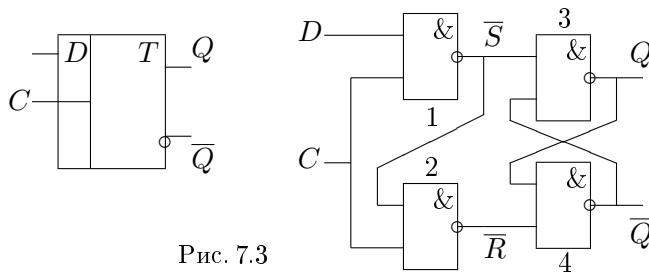


Рис. 7.3

Синхронный D -триггер получается из синхронного RS -триггера при соединении выхода элемента 1 с информационным входом элемента 2. Схема работает в положительной логике.

При $C="0"$ триггер сохраняет свое предыдущее состояние независимо от сигнала на входе D . При подаче тактового импульса ($C="1"$) основной RS -триггер (элементы 3 и 4) устанавливается в то состояние (выход Q), которое было предварительно установлено на входе D . Во время действия тактового импульса информация на входе D не должна изменяться.

Задание

Соберите схему согласно рис. 7.3. Составьте таблицу истинности. Убедитесь, что состояние триггера при $C="0"$ не зависит от сигнала на входе D , а при $C="1"$ на выходе Q устанавливается сигнал, который был ранее установлен на D -входе при $C="0"$.

4. Асинхронный счетный триггер

Счетный, или T -триггер имеет только один информационный вход T .

В *асинхронном* T -триггере переход из первоначального состояния в противоположное происходит каждый раз при поступлении входного импульса на единственный, информационный, вход T .

Условное обозначение и принципиальная схема асинхронного счетного триггера, полученного из D -триггера путем введения обратной связи с \bar{Q} -выхода на D -вход (см. §3), приведены на рис. 7.4.

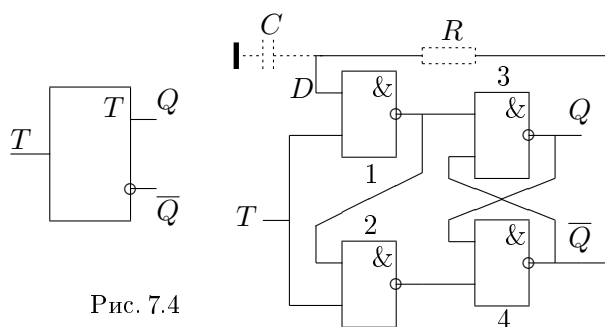


Рис. 7.4

В отличие от схем, рассмотренных в §§ 1-3, здесь на T -вход нельзя подавать постоянное напряжение, т.к. в этом случае схема будет непрерывно переключаться с периодом, определяемым внутренними задержками.

Длительность входного импульса не может быть меньше $3\tau_{зд}$, иначе триггер не успевает переключаться. Однако при $\tau_{вх} > 3\tau_{зд}$ работа триггера становится неустойчивой: в зависимости от длительности входного импульса триггер может либо почти все время находиться в единичном или нулевом состоянии, либо работать как двоичный счетчик.

Для устойчивой работы счетного триггера в цепь обратной связи включается линия задержки, которая должна поддерживать на входе элемента 1 предыдущее состояние во все время действия тактового импульса. В практикуме в качестве линии задержки используется интегрирующая RC -цепочка, показанная пунктиром на рис. 7.4.

Задание

Соберите схему согласно рис. 7.4. Подавая на вход последовательность импульсов, начиная с самой малой длительности и постепенно увеличивая ее, определите значения длительности, при которых триггер нормально работает в режиме делителя частоты.

Включите в цепь обратной связи интегрирующую цепочку с заданной постоянной времени. Определите длительность импульса $\tau_{кр}$, при которой работа триггера становится неустойчивой.

Зарисуйте эпюры напряжений на выходе Q и входе D при $\tau_{вх} < \tau_{кр}$ и $\tau_{вх} > \tau_{кр}$ и объясните их различие.

5. Ждущий мультивибратор

При замене одной из цепей обратной связи в асинхронном RS -триггере на RC -цепочку получается схема с одним устойчивым состоянием – ждущий мультивибратор. Его часто используют для формирования импульсов заданной длительности.

Типовое задание – длительность выходного импульса $\tau_{\text{ВЫХ}}$.

Вариант ждущего мультивибратора на ЛЭ "2И-НЕ" приведен на рис. 7.5, где ЛЭ играют роль ключей, а длительность формируемого импульса определяется постоянной времени RC -цепи: $\tau_{\text{ВЫХ}} = C(R + R_{\text{ВЫХ}})$, где $R_{\text{ВЫХ}} = 130 \text{ Ом}$ – выходное сопротивление ЛЭ.

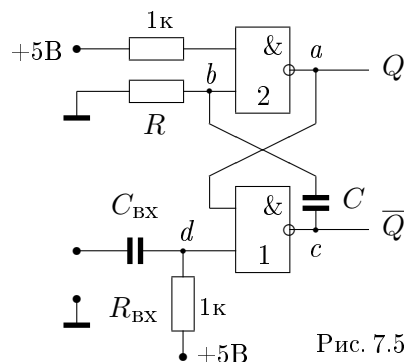


Рис. 7.5.

На одном из входов элементов 1 и 2 установлены логические "1" от источника питания +5 В. Сопротивление резистора R выбрано достаточно малым, чтобы в втором входе элемента 2 был логический "0". Поэтому на выходе Q будет "1". Поскольку на обоих входах элемента 1 будут логические "1", на его выходе \bar{Q} будет "0". Это единственное устойчивое состояние.

Для того чтобы вывести схему из этого состояния, на вход элемента 1 подается короткий импульс отрицательной полярности с длительностью $2\tau_{\text{зд}} < \tau_{\text{ВХ}} < \tau_{\text{ВЫХ}}$, Амплитуда входного импульса должна быть достаточной для получения на входе элемента 1 (точка d на рис. 7.5) логического "0". Тогда на выходе элемента 1 появляется логическая "1", а на выходе элемента 2 – логический "0". Это состояние неустойчиво и через время $\tau_{\text{ВЫХ}}$ схема возвращается в исходное состояние.

Задание

- 1) По заданному значению $\tau_{\text{ВЫХ}}$ выберите величины $R < R_{\text{кр}}$ и C .
- 2) Емкость разделительного конденсатора $C_{\text{ВХ}}$ выбирается достаточно произвольно из условия $2\tau_{\text{зд}} \ll R_{\text{ВХ}}C_{\text{ВХ}} \ll \tau_{\text{ВЫХ}}$.
- 3) Соберите схему и проверьте исходное состояние.
- 4) Подайте на вход импульс необходимой полярности и амплитуды и измерьте параметры выходного импульса.
- 5) Зарисуйте эпюры напряжений в точках $a \div d$ схемы.
(Для получения правильных временных соотношений необходимо использовать режим внешней синхронизации развертки осциллографа выходным импульсом генератора.)

6. Автоколебательный мультивибратор

Типовое задание: период колебаний и скважность (или коэффициент заполнения).

При введении RC -цепей в оба плеча RS -триггера получается схема, не имеющая ни одного устойчивого состояния, которую называют автоколебательным мультивибратором (рис. 7.6). Длительность генерируемых импульсов определяется постоянной времени одной из RC -цепочек ($\tau_1 \simeq R_1 C_1$), а временной интервал между ними – другой RC -цепочки ($\tau_2 \simeq R_2 C_2$). Период колебаний мультивибратора $T_0 = \tau_1 + \tau_2$. (Логические элементы 1, 2 и 4 в этих вариантах мультивибратора используются как инверторы.)

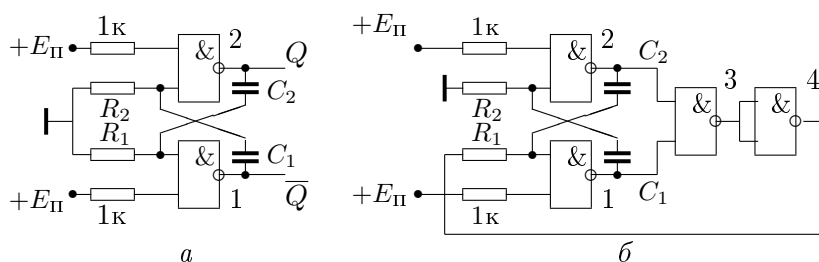


Рис. 7.6.

Схема, приведенная на рис. 7.6,а, имеет "жесткое" самовозбуждение, т.е. генерация импульсов начинается только после внешнего "толчка", например после резкого включения источника питания. "Мягкое" самовозбуждение в этом варианте можно получить, если выбрать сопротивления резисторов R_1 и R_2 близкими к $R_{кр}$ (см. лаб. работу б) или выбрать их разными по величине.

В схеме рис. 7.6,б добавление элементов 3 и 4 также приводит к "мягкому" самовозбуждению мультивибратора, т.е. генерация возникает только за счет шумов, всегда присутствующих в схеме.

Задание

- 1) По заданным величинам периода повторения импульсов T_0 (или частоты повторения f_0) и коэффициента заполнения $\gamma = \tau_1/T_0$ выберите величины R_1 , R_2 , C_1 , C_2 .
- 2) Смонтируйте схему, подключите источник питания и осциллограф и определите параметры генерируемых импульсов.
- 3) Зарисуйте эпюры напряжений на обоих выходах и входах схемы. (Использовать режим внешней синхронизации развертки осциллографа одним из выходных сигналов мультивибратора.)

7. JK-триггер

Триггер JK -типа имеет два информационных входа: J и K . Он может работать в нескольких режимах, поэтому получил название универсального.

Если информационные сигналы подаются поочередно на J - и K -входы, то JK -триггер работает как синхронный RS -триггер, при этом J -вход эквивалентен входу S . В отличие от синхронного RS -триггера для JK -триггера комбинация $J = K = "1"$ не является запрещенной.

Если входы J и K свободны, (т.е. на них "1"), то JK -триггер работает как счетный T -триггер.

Если вход J соединить через инвертор с входом K , триггер будет работать как D -триггер.

В интегральной технике чаще всего используются *синхронные* JK - триггеры, а среди них наиболее распространенными являются триггеры с внутренней задержкой, в которых сигнал на выходе появляется только после окончания тактового импульса. Триггеры такого типа могут состоять из двух триггеров, охваченных общей положительной обратной связью, (упрощенная структурная схема приведена на рис. 7.7.) Синхросигнал поступает на второй триггер через инвертор, поэтому в тот момент, когда происходит запись информации в первый триггер, второй триггер блокирован. По окончании же синхросигнала информация переписывается из первого триггера во второй.

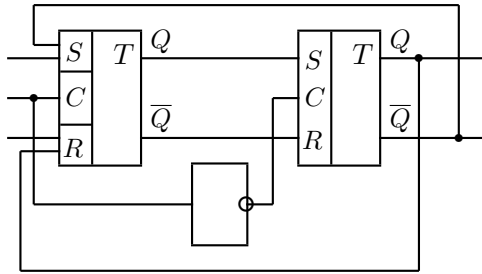


Рис. 7.7

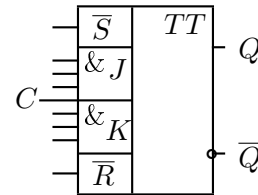


Рис. 7.8

В практикуме работа JK -триггера изучается на микросхеме К155ТВ1, (ее условное обозначение приведено на рис. 7.8). Три входа J (как и входы K) объединены логикой "ЗИ". Дополнительные входы \bar{R} и \bar{S} служат для принудительной установки триггера в состояние "0" или "1": в этом случае триггер работает как асинхронный RS -триггер независимо от уровней сигналов на J -, K - и C -входах.

По входу C микросхема ТВ1 управляется динамически перепадом напряжения "0" \rightarrow "1".

Задание

Получите плату, на которой расположены четыре JK -триггера (МС ТВ1). Проверьте работу одной из микросхем в режиме всех описанных ранее триггеров.

Лабораторная работа 8. Счетчики и регистры

Изучаются принципы построения простейших счетчиков с естественным и произвольным порядком счета на основе $JKRS$ -триггеров, а также сдвигающих регистров на основе $JKRS$ - и RS -триггеров.

1. Счетчики

Счетчик (пересчетная схема) – это устройство для регистрации количества импульсов, поданных на его вход. Основными характеристиками счетчиков являются коэффициент пересчета N и быстродействие.

Коэффициент пересчета, или модуль счета N определяет число возможных устойчивых состояний схемы. После того как на вход счетчика поступит N импульсов, он возвращается в исходное состояние. Коэффициент пересчета сложных счетчиков, состоящих из нескольких простых счетчиков, равен произведению коэффициентов пересчета простых счетчиков. В практикуме изучается работа простейших многоразрядных счетчиков с $N = 2^n$, а также счетчиков с $N \neq 2^n$, построенных на основе двоичных счетчиков с использованием дополнительных логических элементов (ЛЭ) или "единичных" разрядов.

Типовое задание: коэффициент пересчета N .

Асинхронный двоичный последовательный счетчик с непосредственными связями

На рис. 8.1 приведена схема последовательного асинхронного счетчика, построенного на четырех $JKRS$ -триггерах (микросхемы К155ТВ1).

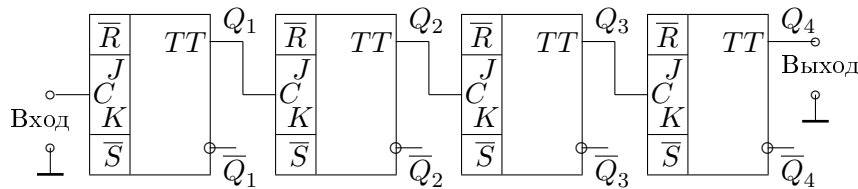


Рис. 8.1.

Входы J, K, \bar{R} и \bar{S} микросхем свободны, т.е. на них логические "1". В этом случае каждый триггер работает как двоичный счетчик. Входной импульс поступает на C -вход первого триггера (младший разряд счетчика). Сигнал с Q -выхода каждого триггера является входным для C -входа следующего разряда. В МС ТВ1 появление сигнала на выходе Q происходит по перепаду "1" → "0" сигнала на C -входе. Поэтому, если в начальном состоянии все $Q_i = "0"$, то по окончании первого импульса установится логическая "1" в первом разряде, в остальных разрядах сохранится логический "0". После второго счетного импульса первый разряд возвращается в состояние "0", второй переходит в состояние "1", остальные сохраняют состояние "0" и т.д. Для 4-разрядного счетчика число всех возможных состояний $N = 2^n = 16$.

В описанном случае счетчик работает в режиме суммирования. Если связь между разрядами счетчика осуществить с инверсных выходов \bar{Q}_i , то счетчик будет работать как вычитающий.

Задание Соберите схему двоичного счетчика согласно рис. 8.1. Входы J, K, \bar{R}, \bar{S} остаются свободными. Подключите макет к источнику питания 5,7 В.

Внимание! При напряжении питания 7 В микросхемы этой серии выходят из строя!

Подключите к входу первого разряда импульсный генератор. Амплитуда импульса в пределах логической "1", длительность произвольная, режим запуска импульсов – ручной.

Установите счетчик в нулевое состояние, для чего коснитесь заземленным проводником \overline{R} -входов.

Подавая одиночные импульсы, запишите все состояния счетчика.

Переключите импульсный генератор в режим автоматического запуска. Частота повторения произвольная, *длительность импульсов не более 0,2 периода следования*. Режим работы осциллографа - с внешней синхронизацией развертки выходным сигналом старшего разряда счетчика. Зарисуйте эпюры напряжений на входе C и выходах $Q_1 - Q_4$, определите, в какие моменты происходит срабатывание каждого триггера относительно сигнала на его C -входе.

Счетчики с произвольным коэффициентом пересчета

Счетчик с естественным порядком счета

Счетчик с естественным порядком счета с N от 2 до n может быть построен на n последовательно включенных $JKRS$ -триггерах с дополнительным ЛЭ "И-НЕ" (рис. 8.2, здесь приведен пример для $n=4$).

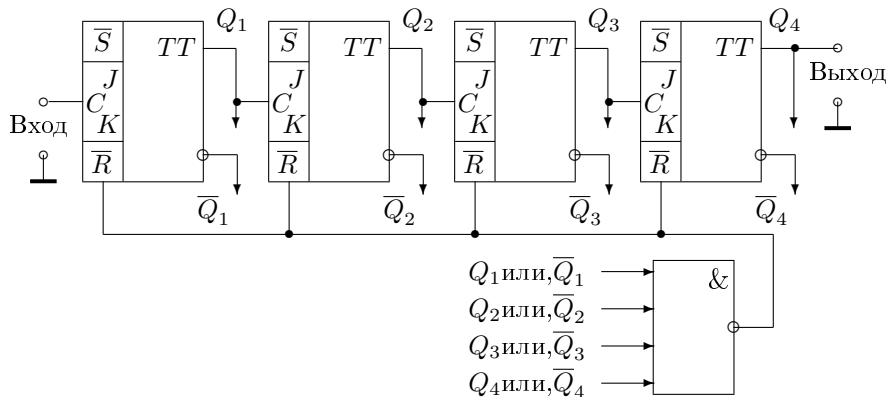


Рис. 8.2

$JKRS$ -триггеры соединяются как в обычном многоразрядном двоичном счетчике. Входной сигнал подается на C -вход первого разряда. Входы ЛЭ "И-НЕ" соединяются с выходами Q или \overline{Q} всех разрядов таким образом, чтобы при достижении нужного коэффициента пересчета N на всех входах ЛЭ были логические "1". Для этого входы ЛЭ должны быть соединены с выходами Q и \overline{Q} так, чтобы на N -й счетный входной импульс на ЛЭ поступали сигналы с Q , если на них в этом состоянии присутствуют логические "1", и с инверсных выходов \overline{Q} , если на выходах Q присутствуют логические "0". Сигнал логического "0" с выхода ЛЭ подается на \overline{R} -входы всех разрядов счетчика, при этом $JKRS$ -триггеры будут работать как асинхронные RS -триггеры. В результате на выходах Q всех разрядов устанавливаются логические "0" и схема возвращается в исходное состояние.

Задание. Используя платы с микросхемами МС ТВ1 и ЛА1 (или ЛА2), соберите счетчик с коэффициентом пересчета, заданным преподавателем.

Подключите обе платы к источнику питания. "Земли" обеих плат должны быть соединены.

В режиме ручного запуска запишите все состояния счетчика.

В режиме автоматического запуска зарисуйте и объясните эпюры напряжений на выходе счетчика.

Счетчик с произвольным порядком счета

Для построения счетчиков с $N \neq 2^n$ часто используются схемы на основе счетчиков по модулю $2^n + 1$, в которые введены "единичные" разряды, позволяющие увеличивать модуль счета на 1.

Для построения такого счетчика нужно определить, из каких более простых счетчиков можно построить счетчик с заданным N , для чего выразить N в виде произведения сомножителей, представляющих собой целочисленную степень числа 2, или степень числа 2 плюс единица, или произведение указанных сомножителей плюс единица.

"Единичный" разряд работает как T - или RS -триггер в зависимости от состояния его J - и K -входов.

На J -входы "единичного" разряда подаются сигналы с Q -выходов всех предшествующих счетчиков. Пока на J -входах присутствует хотя бы один логический "0", "единичный" разряд работает в режиме RS -триггера и на его Q -выходе поддерживается логический "0".

Выход \bar{Q} "единичного" разряда соединен с одним из J -входов первого разряда того счетчика, коэффициент пересчета которого должен быть увеличен на 1. "Единичный" разряд должен работать синхронно с первым разрядом, поэтому их C -входы объединены. Когда на инверсном выходе "единичного" разряда присутствует "1", первый разряд работает как счетный триггер. Когда же на выходе \bar{Q} появляется "0", вся схема обнуляется.

Задание.

1) Соберите схему счетчика с коэффициентом пересчета N , заданным преподавателем.

2) В режиме ручного запуска генератора импульсов запишите все последовательные состояния счетчика.

3) В режиме автоматического запуска зарисуйте эпюры напряжений на выходах всех разрядов.

Пример подобной схемы для $N=5$ приведен на рис. 8.3.

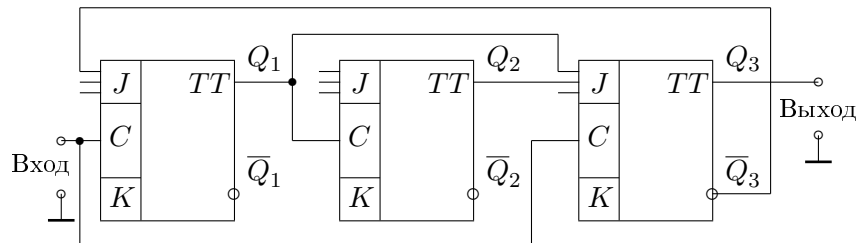


Рис. 8.3

2. Генератор ступенчатого напряжения

Генератор ступенчатого напряжения (ГСН) содержит датчик цифрового кода и цифроаналоговый преобразователь (ЦАП), преобразующий цифровой код в дискретно меняющееся напряжение. Цифровым датчиком может служить пересчетная схема, запускаемая от внешнего генератора импульсов.

Схема ГСН, собранного на основе 4-разрядного асинхронного счетчика, приведена на рис. 8.4. Счетчик имеет 16 устойчивых состояний и каждое можно рассматривать как код двоичного числа, причем первый разряд счетчика соответствует младшему разряду этого числа, а последний – старшему. К счетчику подключен ЦАП, состоящий из набора весовых резисторов R_i , соединенных с выходами всех n разрядов, и общего нагрузочного резистора $R_{\text{нагр}}$, с которого снимается выходное напряжение ГСН.

Выходное напряжение ЦАП дискретно изменяется при изменении кода на счетчике. "Высота" ступенек определяется уровнем логических "1" и "0". При условии $R_i/R_{i+1} = 2$ это напряжение будет пропорционально величине двоичного числа, установленного на счетчике. (Правильное суммирование токов в нагрузке происходит при условии $R_{\text{нагр}} \ll R_i$ или $R_{\text{нагр}} \gg R_i$, подробнее см. с.175 "Пособия").

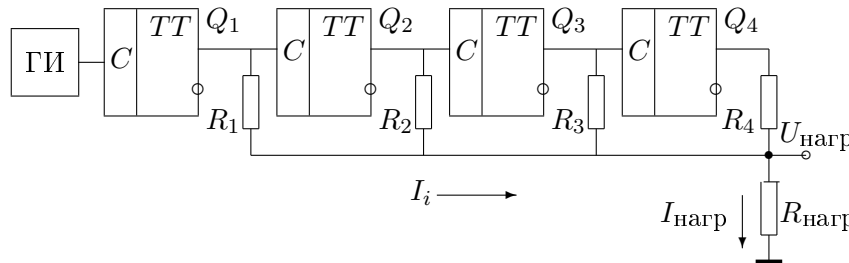


Рис. 8.4.

При расчете практической схемы следует учитывать, что величина выходного напряжения микросхемы, соответствующего логической единице, падает при уменьшении сопротивления нагрузки микросхемы, поэтому рекомендуется выбирать сопротивления весовых резисторов R_i больше 500 Ом. При сопротивлении этих резисторов больше 100 кОм будут сказываться паразитные емкости, что приведет к "заваливанию" фронтов ступенек.

С уменьшением сопротивления $R_{\text{нагр}}$ уменьшается и амплитуда выходного напряжения ГСН.

Реальный уровень логического "0" составляет величину порядка долей вольта, поэтому при большом числе разрядов поправка "нулевых" старших разрядов может быть одного порядка с вкладом от "1" младших разрядов. Неточность подбора сопротивлений R_i также приводит к разбросу уровней "ступенек".

Задание. Соберите ГСН по схеме рис.8.4.

Подключите схему к источнику питания и генератору импульсов.

Пронаблюдайте на осциллографе сигнал, формируемый ГСН. Осциллограф должен работать в режиме внешней синхронизации сигналом с Q_4 .

В режиме ручного запуска генератора импульсов измерьте с помощью вольтметра изменение выходного напряжения ГСН с каждым счетным импульсом.

3. Регистры

Регистр – группа определенным образом соединенных триггеров, предназначенная для временного запоминания многоразрядных чисел. Разрядность регистра должна быть не меньше разрядности запоминаемых чисел.

Для построения регистров обычно используют *RS*-, *D*- или *JK*-триггеры.

В практикуме изучается работа сдвигающих регистров, построенных на основе *JKRS*-триггеров (МС К155ТВ1) и *RS*-триггеров (МС К155ИР1). В сдвигающих регистрах запись кода числа производится последовательно от одного разряда к другому при подаче серии импульсов на тактовые входы.

4-разрядный регистр сдвига на *JKRS*-триггерах

Сдвигающий регистр с последовательным вводом информации может быть построен на *JKRS*-триггерах путем соединения выходов Q_i и \bar{Q}_i "предыдущих" разрядов с J_{i+1} - и K_{i+1} -входами "последующих" (рис. 8.5). При таком включении *JKRS*-триггеры работают в режиме синхронных *RS*-триггеров.

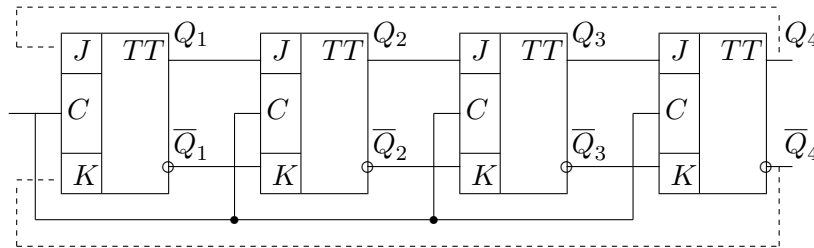


Рис. 8.5.

На *J*- и *K*-входы первого триггера подаются парафазные информационные сигналы. Тактовые импульсы подаются одновременно на *C*-входы всех разрядов. При поступлении первого тактового импульса информация с входа первого разряда записывается на его выход. При подаче следующего тактового импульса происходит перезапись кода числа из каждого разряда i в разряд $i + 1$.

Если в сдвигающем регистре соединить выходы последнего разряда с *J*- и *K*-входами первого разряда (пунктир на рис. 8.5), то получится схема *кольцевого* регистра сдвига, в котором однажды записанная информация будет циклически перемещаться по кольцу при поступлении тактовых импульсов.

Задание

1) Соберите сдвигающий регистр по схеме рис. 8.5 на МС ТВ1.

Подключите макет к источнику питания и генератору импульсов. Запуск ручной, амплитуда в пределах логической "1".

Установите все разряды регистра в нулевое положение, коснувшись заземленным проводником \bar{R} -входов.

Установите 1-й разряд в состояние "1". Для этого при свободных входах J, K, \bar{R} и \bar{S} первой микросхемы подайте на вход *C* один тактовый импульс, после чего заземлите один из входов *J* первого разряда. Пронаблюдайте перемещение "1" по разрядам при подаче тактовых импульсов.

2) Соберите схему кольцевого сдвигающего регистра (см. пункт на рис. 8.5). Запишите "1" в один из разрядов, наблюдайте перемещение "1" по разрядам при подаче тактовых импульсов.

3) Зарисуйте эпюры сигналов на выходах разрядов кольцевого регистра в режиме автоматического запуска генератора при внешней синхронизации развертки осциллографа.

4) Измените включение цепи обратной связи, соединив выход Q_4 с входом K , а \bar{Q}_4 с J . Объясните различие наблюдаемых эпюр по сравнению с п.3.

4-разрядный регистр сдвига на RS -триггерах

Схема 4-разрядного регистра сдвига на синхронных RS -триггерах реализована в микросхеме К155ИР1. Условное обозначение МС ИР1 приведено на рис. 9.2 лабораторной работы 9 "Формирователи кодов". Каждый разряд регистра включает в себя синхронный RS -триггер и элементы управления.

При *последовательной* записи информации сигнал на выходе Q_1 определяется сигналом на входе V_1 . Управляющие тактовые импульсы подаются на вход C_1 , при этом происходит сдвиг информации от предыдущего разряда к последующему (сдвиг "вправо").

Две микросхемы К155ИР1 распаяны на плате, изображенной на рис. 9.1 лабораторной работы 9. Входы V_2 и $D_1 - D_4$ заземлены. Вход C_2 не используется. Максимальное число разрядов (8) получается соединением выхода Q_4 первой микросхемы с входом V_1 второй.

Задание

1) Подключите плату к источнику питания. Вход C_1 подключите к генератору импульсов. Амплитуда импульсов в пределах логической "1".

2) Установите на выходах Q_i логические "0". Для этого заземлите вход V_1 и подавайте тактовые импульсы на вход C_1 .

3) В режиме ручного запуска генератора подавайте на вход V_1 произвольную комбинацию "1" и "0" и наблюдайте продвижение входных сигналов на выходах $Q_1 - Q_4$.

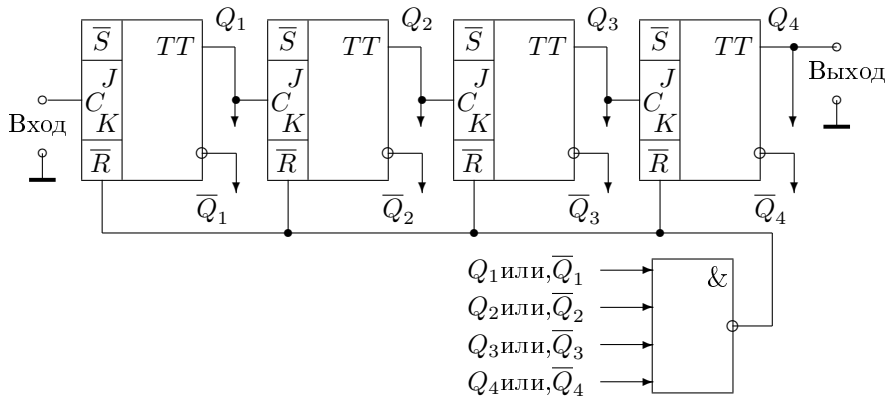


Рис. 8.2

Лабораторная работа 9. Формирователи кодов

Изучаются принципы формирования импульсных последовательностей на основе сдвигающих регистров и логических элементов – распределителя импульсов и формирователей кодов (псевдослучайных последовательностей, ПСС). Распределители используются для синхронизации работы узлов сложных цифровых устройств. ПСС находят применение в системах связи, локации и телеметрии для повышения чувствительности приемных устройств и обеспечения скрытности передачи информации.

Для выполнения лабораторной работы необходимы следующие элементы: четырехразрядные сдвигающие регистры (ИР1), набор инверторов (ЛН1), схема трехступенчатой логики "И-ИЛИ-НЕ" (ЛР3), набор элементов "ИСКЛЮЧАЮЩЕЕ ИЛИ", ХОР (ЛП5), схемы совпадения "2И-НЕ" (ЛА3).

Внимание ! Оптимальное напряжение питания микросхем $4,8 \div 5 В$. При напряжении питания выше $7 В$ микросхемы выходят из строя!

На плате "плюс" источника питания подключается к одному из "верхних" гнезд со значком $+E_{П}$, а "минус" – к общему проводу ("нижние" гнезда).

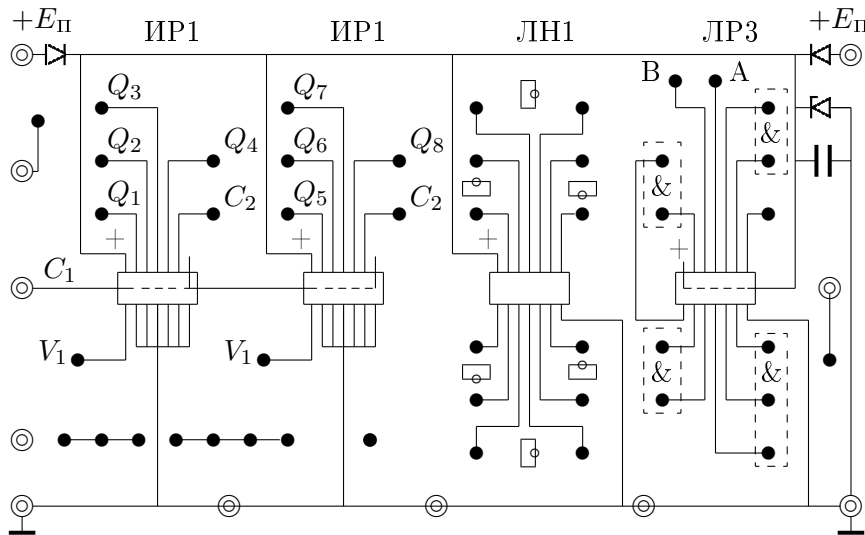


Рис. 9.1. Схема монтажной платы ("старой"); на "новой" плате есть панель для дополнительной микросхемы.

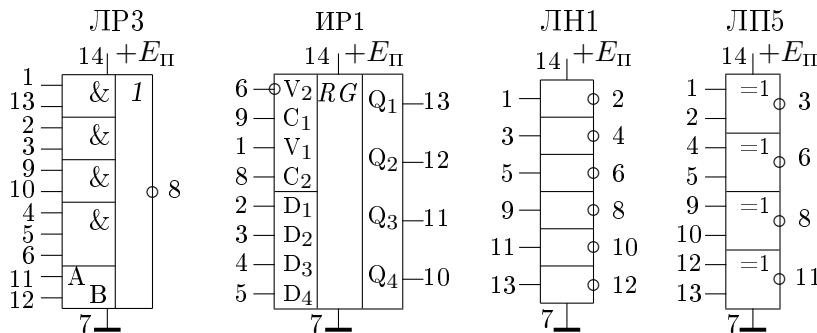


Рис. 9.2. Условные обозначения микросхем.

1. Распределитель импульсов

Типовое задание: число выходных каналов распределителя, длительности выходных импульсов и время их задержки относительно входных импульсов.

Распределитель импульсов формирует из периодической последовательности входных сигналов импульсы в нескольких выходных каналах (рис. 9.3).

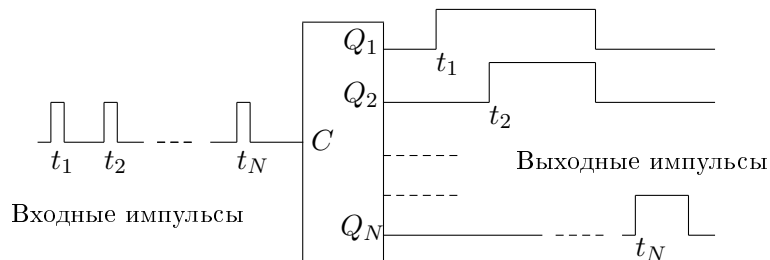


Рис. 9.3

На рис. 9.4 приведен пример распределителя, выполненного на двух МС ИР1 (сдвигающие регистры), элементах "НЕ" (МС ЛН1) и трех элементах "2И-НЕ" (МС ЛА3). Основной схемы является кольцевой регистр, собранный на МС ИР1, с инверсией сигнала обратной связи (рис. 9.4а). В этом случае на выходах всех разрядов формируются меандры (прямоугольные волны со скважностью $q = 2$ с периодом $T_m = 2NT$, где T - период следования входных импульсов). Меандры на выходах соседних разрядов сдвинуты на интервал T (рис. 9.4б). (Используя инверторы (МС ЛН1), можно дополнительно получить инвертированные меандры.)

Для получения на выходе распределителя импульсов нужной длительности, появляющихся в заданный момент времени, меандры с выходов разрядов регистра подаются на ЛЭ ЛА3, работающие в логике "2И-НЕ" (рис. 9.4в). Номера разрядов, с которых снимаются меандры, определяются заданными временными параметрами выходных импульсов.

Задание 1.1. Соберите схему кольцевого регистра, используя две МС ИР1 и МС ЛН1.

МС ИР1 используются в режиме последовательной записи информации, входы V_2 и $D_1 - D_4$ заземлены, вход C_2 свободен. Информационные сигналы подаются на V_1 , запись происходит при подаче импульса на вход C_1 .

Подключите плату к источнику питания. На вход C_1 подайте импульсы с амплитудой в пределах логической "1", периодом следования T порядка $10 \div 100$ мкс и длительностью $\tau_{\text{и}} < 0,2$. Убедитесь, что меандры на соседних разрядах сдвинуты на T (один дискрет). Если на выходах Q_i вместо меандров наблюдаются более сложные кодовые последовательности, необходимо "обнулить" регистр, кратковременно заземлив вход V_1 .

1.2. Нарисуйте систему выходных меандров ("прямых" и инвертированных) и заданные импульсы. Определите, конъюнкция каких сигналов в логике "И" дают требуемый импульс.

1.3. Соберите кольцевой распределитель, добавив к регистру дешифратор МС ЛА3. Подключите платы к источнику питания. Соедините "земли" обеих плат.

1.4. Подавая выходные сигналы с ячеек "2И-НЕ" на вход осциллографа, зафиксируйте временное расположение и длительности импульсов, сформированных рас-

пределителем. (Используйте режим внешней синхронизации развертки осциллографа сигналом, снимаемым со входа V_1 первой микросхемы ИР1).

Примечание. В схеме используются элементы "2И-НЕ", а не "2И", поэтому выходные сигналы имеют вид "выреза" на фоне уровня "1".

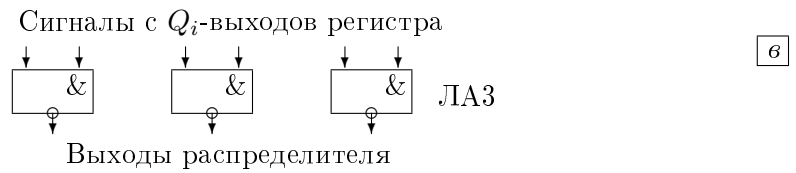
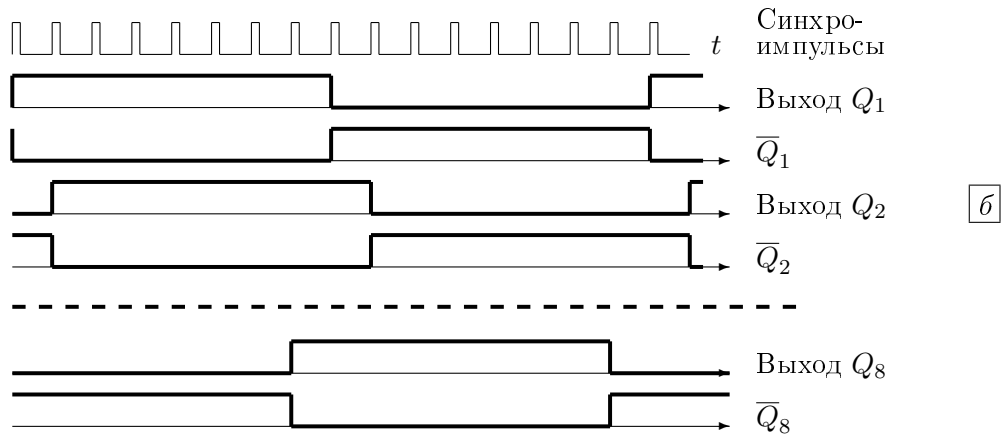
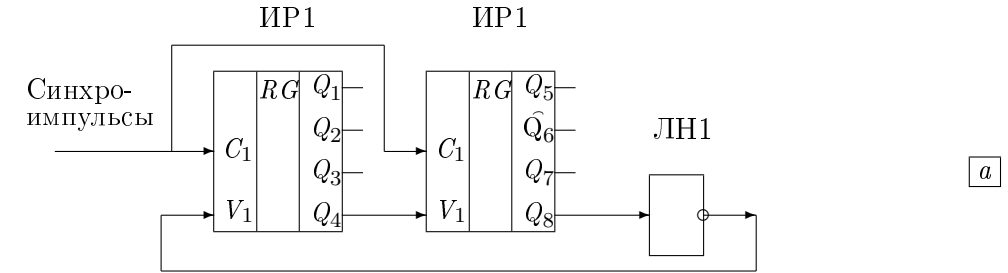


Рис. 9.4. Блок-схема кольцевого регистра (а), диаграммы меандров на выходах регистра (б), выходные каналы распределителя (в)

2. Формирователь кода Баркера

Типовое задание. Длина кода N_k . Число разрядов регистра N .

Коды Баркера – знакопеременные коды, широко используемые в радиолокации благодаря уникальным автокорреляционным функциям (см. стр.154 – 156 пособия "Практикум по радиоэлектронике"). Коды Баркера существуют только для ограниченного числа значений $N_k \leq 13$ (см. таблицу).

Коды Баркера													
$N_k = 2$	1	-1											
$N_k = 3$	1	1	-1										
$N_k = 4$	1	1	-1	1	(1	1	1	-1)					
$N_k = 5$	1	1	1	-1	1								
$N_k = 7$	1	1	1	-1	-1	1	-1						
$N_k = 11$	1	1	1	-1	-1	-1	1	-1	-1	1	-1		
$N_k = 13$	1	1	1	1	1	-1	-1	1	1	-1	1	-1	1

Для построения кода Баркера может быть использован принцип формирования импульсов, распределенных во времени по заданному закону, рассмотренный в §1. Схема формирователя кода (рис.9.5) содержит кольцевой регистр с инвертором в цепи обратной связи, набор инверторов для получения инвертированных меандров (МС ЛН1), схемы совпадения импульсов "2И" и сумматор, позволяющий объединить импульсы, появляющиеся на выходах разных ячеек "2И" в разное время, в одну последовательность (МС ЛР3).

Микросхема ЛР3 трехступенчатой логики "И-ИЛИ-НЕ" содержит три логические ступени: на входе – три ячейки "2И" и одна "3И"; выходы ячеек "И" подключены к ячейке "ИЛИ"; выходной сигнал ячейки "ИЛИ" инвертируется в ячейке "НЕ".

Схема позволяет сформировать последовательности импульсов с максимальным периодом $N_k = 2N$.

Приведенная схема является упрощенной, т.к. в ней отсутствует блок начальной установки регистра по окончании формирования периода кода, поэтому фактически к коду добавляется количество "нулей", равное разности $2N - N_k$.

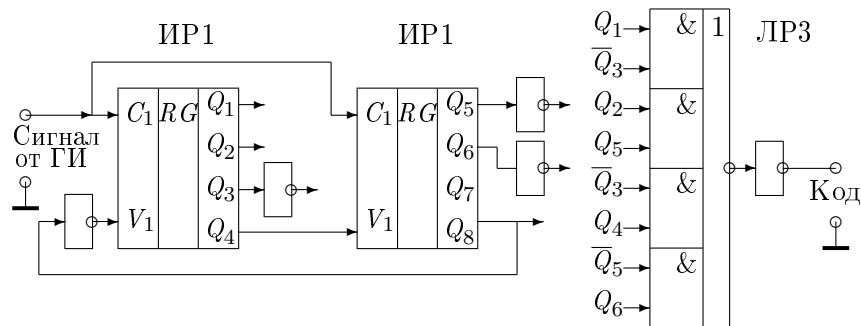


Рис. 9.5. Пример построения формирователя кода

Задание. 2.1. По заданному числу разрядов N кольцевого регистра нарисуйте временные диаграммы выходных и инвертированных сигналов (меандров) для всех разрядов регистра. Там же постройте заданный код Баркера с заменой символов "1" на "0" реального кода, т.к. используемые микросхемы позволяют генерировать последовательности, содержащие только "0" и "1".

2.2. Определите пары выходных сигналов регистра (прямых и инвертированных), конъюнкция которых дает отдельные фрагменты кода.

2.3. Соберите кольцевой сдвигающий регистр с заданным N . (Для получения кода длиной N_k дискретов число разрядов N должно быть $> N_k/2$.)

2.4. В соответствии с п. 1.2 подайте соответствующие пары сигналов на входы ячеек "И" микросхемы ЛРЗ.

Примечание. На выходе ЛРЗ логическая "1" может появиться только в том случае, когда по крайней мере на один из входов каждой ячейки "И" подан логический "0".

Дополнительные входы и МС ЛРЗ в лабораторной работе не используются. *Заземлять входы А и В нельзя!* (Иначе закорачиваются транзисторы, осуществляющие операцию "ИЛИ".)

2.5. На выходе микросхемы ЛРЗ получится инвертированный код Баркера. Для получения прямого кода используйте дополнительный элемент "НЕ" (МС ЛН1).

2.6. Используя программу FCODE, посмотрите автокорреляционные функции (АКФ) кодов Баркера.

2.7. Постройте график АКФ для произвольного кода длиной N_k . Сравните АКФ кода Баркера и выбранного *произвольного* кода.

3. Формирователь M -последовательности

Формирователь M -последовательностей (последовательностей максимальной длины) также построен на основе кольцевого сдвигающего N -разрядного регистра, но в цепь обратной связи вместо инвертора включен логический элемент ХОР. Максимальная длина кода (или его период N_k) может быть намного больше N и определяется числом возможных состояний регистра за вычетом одного – нулевого, когда во всех N разрядах регистра записаны нули: $N_k = 2^N - 1$. Для получения последовательности необходимо, чтобы в начальном состоянии в регистре была записана хотя бы одна "1" если же в регистре установлены только нули, то в дальнейшем они и будут воспроизводиться.

Общая схема формирователя приведена на рис. 9.6 и 9.7. Один из сигналов обратной связи (подаваемых на ХОР) снимается с последнего из используемых разрядов кольцевого регистра, а другой – с одного из предыдущих разрядов. Период кода и его вид зависят от разрядов, подключенных к схеме ХОР, и начальной установки регистра. Последовательности *максимальной* длины получаются только при подключении к определенным разрядам регистра. Иначе получаются "укороченные" коды, сумма периодов которых равна периоду кода максимальной длины.

В более общем случае схема формирователя может содержать несколько элементов ХОР, в частности, для $N = 8$ для получения кода максимальной длины необходимо как минимум три таких элемента. Ниже приведены варианты выбора разрядов реги-

стра, подключаемых к ячейкам XOR, для этого случая.

Номера	1, 2, 7, 8	1, 6, 7, 8	2, 3, 6, 8	3, 5, 6, 8
разрядов	1, 3, 5, 8	2, 3, 4, 8	2, 3, 7, 8	3, 5, 7, 8
регистра	1, 5, 6, 8	2, 3, 5, 8	2, 5, 6, 8	4, 5, 6, 8

Ячейки XOR можно подсоединить к регистру по "последовательной"(а) или "каскадной"(б) схеме (рис. 9.6).

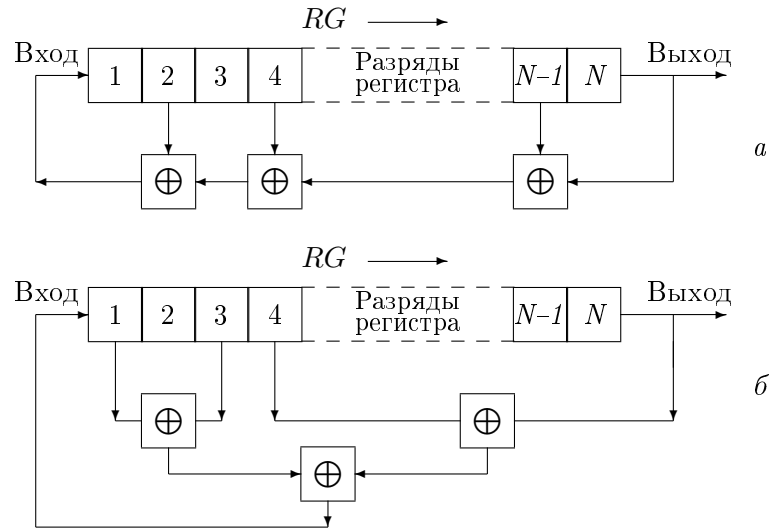


Рис. 9.6

Задание. 3.1. Соберите формирователь M -последовательности, используя кольцевой регистр с заданным числом разрядов. Схему XOR можно собрать на МС ЛР3 и двух элементах "НЕ"МС ЛН1 (как на рис. 9.7) или использовать готовую микросхему ЛП5. Выход XOR подключается к входу последовательной записи V_1 первой микросхемы ИР1.

3.2. Подключите плату к источнику питания, генератору импульсов и осциллографу. При включении питания регистр, как правило, устанавливается в нулевое состояние. Для запуска формирователя нужно на мгновение отключить выход микросхемы ЛР3 от входа V_1 первой микросхемы ИР1 (ключ K). Если генератор импульсов работает в режиме автоматического запуска, то при разрыве цепи обратной связи во все разряды регистра будут записаны "1". Можно также использовать режим "ручного"запуска ГИ. Перед запуском каждого импульса ГИ необходимо устанавливать на входе V_1 регистра "1"и "0": для установки "0"заземлить вход V_1 , а для установки "1"оставить его свободным. После установки начального состояния регистра нужно замкнуть цепь обратной связи ключом K .

Для получения устойчивой картины на экране осциллографа лучше всего использовать режим "внешней"синхронизации развертки сигналом, полученным с помощью схемы совпадений, см. с.169 "Пособия". Для синхронизации можно использовать и простую интегрирующую RC -цепочку (показана на рис.9.7) с постоянной времени τ_{RC} , которая выбирается из условия $T \ll \tau_{RC} \ll N_k T$.

3.3. С помощью осциллографа определите длину полученного кода (число дискретов в периоде кода) $N_k = \frac{T_k}{T}$.

- 3.4. Определите номера разрядов регистра, соответствующих максимальному N_k .
- 3.5. Используя программу FCOD, получите на ЭВМ теоретическую кодовую M -последовательность и ее автокорреляционную функцию. Сравните код, полученный экспериментально, с теоретическим.

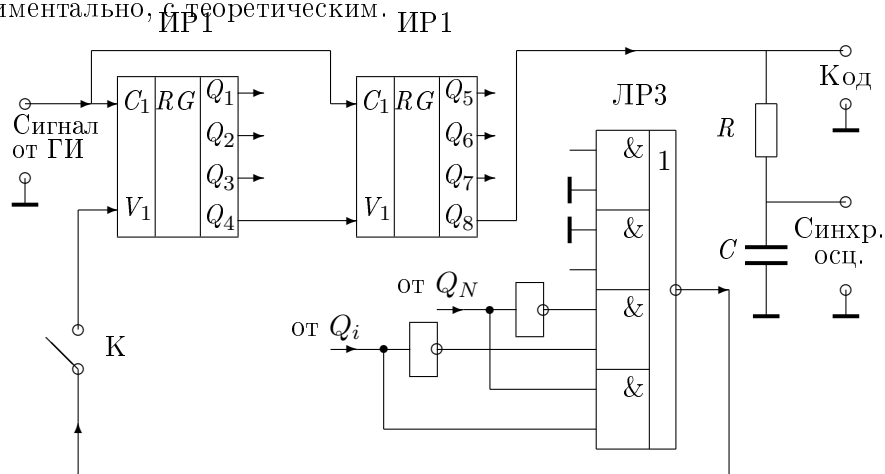


Рис. 9.7. Схема формирователя M -последовательности

4. Генератор случайных чисел

Формирователь M -последовательности, описанный в §3, можно использовать в качестве генератора случайных чисел. Чтобы преобразовать N -разрядный двоичный код в аналоговый сигнал, в схему формирователя необходимо ввести цифроаналоговый преобразователь (ЦАП).

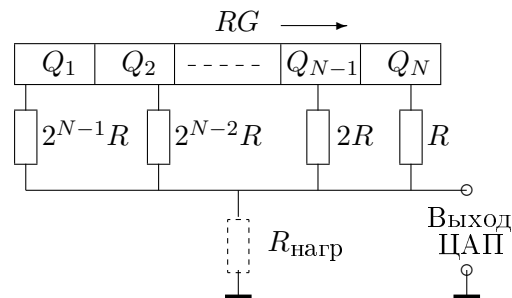


Рис. 9.8. Подключение ЦАП к разрядам регистра

Схема подключения простейшего ЦАП к регистру формирователя приведена на рис. 9.8 (цепь обратной связи не показана). Сопротивления резисторов ЦАП не должны быть меньше 500 Ом. Их подбирают с такой точностью, чтобы относительный разброс выходного напряжения ЦАП был меньше $1/(2N_k)$, где $N_k = 2^N - 1$ – максимальное двоичное число, которое можно записать в N -разрядном регистре.

Задание 4.1. Добавьте ЦАП к формирователю M -последовательности. В отличие от генератора ступенчатого напряжения (см. п.2 в лаб. работе 8) порядок подключения резисторов к разрядам регистра – произвольный.

4.2. Подключите генератор импульсов на вход C_1 регистра, выход ЦАП – на Y -вход осциллографа. Используя внешнюю синхронизацию осциллографа, просмотрите картину распределения "случайного" напряжения.

4.3. Выключите развертку осциллографа, отключите кабель внешней синхронизации. Оцените равномерность распределения дискретных уровней напряжения.